

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-028013

(43)Date of publication of application : 30.01.2001

(51)Int.Cl. G06F 17/50
 // G01R 29/08
 H01L 29/00

(21)Application number : 11-200847 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

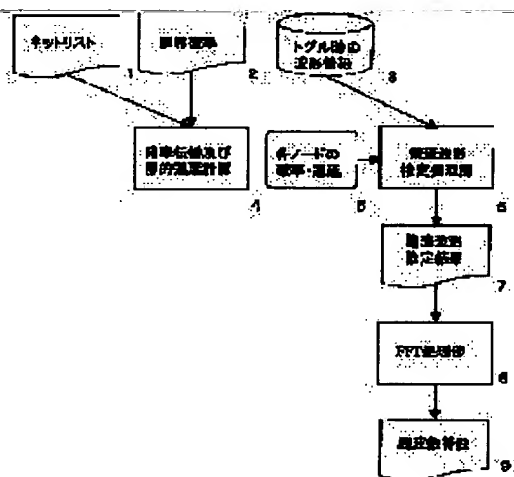
(22)Date of filing : 14.07.1999 (72)Inventor : SHIMAZAKI KENJI
 TSUJIKAWA HIROYUKI
 KOJIMA SEIJIRO
 HIRANO SHOZO

(54) METHOD FOR ANALYZING UNDESIRE RADIATION

(57)Abstract:

PROBLEM TO BE SOLVED: To evaluate the undesired radiation of an LSI in an actual time by calculating the propagation probability of a signal to each node and also the change time of each node and estimating EMI noise from the results.

SOLUTION: The transition probability of each node is calculated according to previously prepared net list 1 and transition probability 2, the static delay of a current estimation waveform per change is also calculated 4, and amplitude is corrected by considering the probability and delay 5 of each node and previously defined waveform information at the time of toggle. Then, a corrected current waveform is defined to be generated at signal arrival time of each node during period of one cycle, current waveforms are added 6 over the whole nodes, current waveform estimation results 7 calculated by the addition are subjected to FET processing 8, a frequency characteristic 9 for an undesired radiation part of an object circuit is obtained, and an EMI is analyzed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2001-28013

(P2001-28013A)

(43) 公開日 平成13年1月30日(2001.1.30)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 6 F 17/50		G 0 6 F 15/60	6 6 6 V 5 B 0 4 6
// G 0 1 R 29/08		G 0 1 R 29/08	Z 9 A 0 0 1
H 0 1 L 29/00		H 0 1 L 29/00	
		G 0 6 F 15/60	6 5 8 V
			6 6 8 Q

審査請求 未請求 請求項の数6 O L (全 12 頁)

(21) 出願番号 特願平11-200847

(22) 出願日 平成11年7月14日(1999.7.14)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 島崎 健二

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72) 発明者 辻川 洋行

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 100073874

弁理士 萩野 平 (外4名)

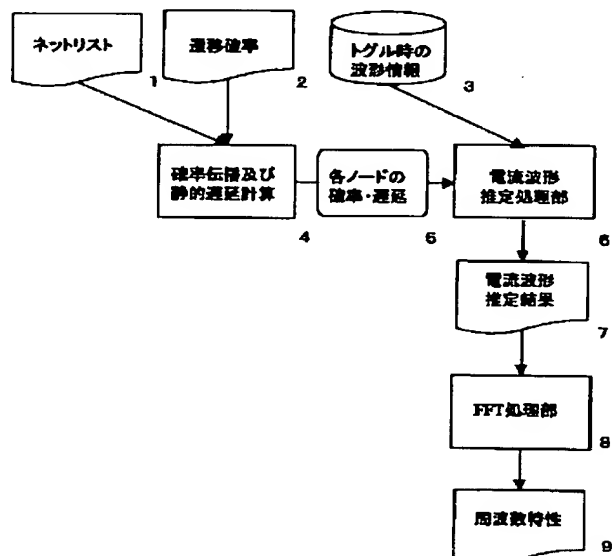
最終頁に続く

(54) 【発明の名称】 不要輻射解析方法

(57) 【要約】

【課題】高速解析しつつも、電源電流を高精度に解析することで、シミュレーション上においてLSIの不要輻射を現実的な時間で評価する。

【解決手段】本発明のEMI解析手法は、従来の動的なゲートレベルシミュレーションに対して、信号確率伝播手法を使用し、各ノードへの信号の伝播確率を算出するとともに、静的解析手法を用いて各ノードの変化時刻を計算し、その結果からEMIノイズを推定するようにしたものである。すなわち本発明では、トグル確率と遅延との関係から周波数特性を算出するようにしたことを特徴とする。



【特許請求の範囲】

【請求項 1】 L S I の不要輻射量を解析する方法において、

あらかじめ作成された各ノードの I 変化あたりの電流推定波形の振幅を各ノードの変化確率に従って補正する工程と、

1 周期分の時間に、前記補正された電流波形が各ノードの信号到達時間に発生するものとし、全ノードにわたり電流波形を加算する工程と、

前記加算する工程によって算出された電流波形を周波数解析する工程とを有することを特徴とする不要輻射解析方法。

【請求項 2】 前記補正する工程は、各ノードの変化確率に加え、時間的な分布に従って、あらかじめ作成された各ノードの I 変化あたりの電流推定波形の振幅を補正する工程を含むことを特徴とする請求項 1 に記載の不要輻射解析方法。

【請求項 3】 各ノードが複数の信号経路（以下、パスとする）をもち、前記パスそれぞれに対する変化確率と信号到達時間を持つ場合を考慮して電流波形を算出することを特徴とする請求項 1 または 2 のいずれかに記載の不要輻射解析方法。

【請求項 4】 L S I の不要輻射量を解析する方法において、

あらかじめ作成された各ノードの I 変化あたりの電流推定波形を、各ノードの変化確率と各ノードの信号到達時間に従い、あらかじめ決められた複数の周期内にランダムに発生するものとして波形生成する工程と、

前記波形生成された電流推定波形を全ノードにわたり加算し、前記加算する工程によって算出された電流波形を周波数解析する工程とを含むことを特徴とする不要輻射解析方法。

【請求項 5】 L S I の不要輻射量を解析する方法において、

あらかじめ作成された各ノードの I 変化あたりの電流推定波形を、各ノードの変化確率と時間的な分布確率に従い、あらかじめ決められた複数の周期内にランダムに発生するものとして波形生成する工程と、

前記波形生成された電流推定波形を全ノードにわたり加算し、前記加算する工程によって算出された電流波形を周波数解析する工程とを含むことを特徴とする不要輻射解析方法。

【請求項 6】 各ノードが複数のパスをもち、前記パスそれぞれに対する変化確率と信号到達時間を持つ場合を考慮して電流波形を算出することを特徴とする請求項 4 または 5 のいずれかに記載の不要輻射解析方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、不要輻射（E M I : Electromagnetic Interference）解析方法に係り、

特に、大規模でかつ高速駆動の L S I（大規模半導体集積回路）に対して高速かつ高精度の論理シミュレーションを行い、電磁輻射を解析する方法に関する。

【0002】

【従来の技術】 L S I は、コンピュータはもちろんのこと、携帯電話等の通信機器、一般家庭製品や玩具、自動車まで利用範囲が拡大している。しかし、その一方で、これらの製品から生じる不要輻射がテレビ・ラジオ等の受信装置の電波障害や他システムの誤動作の原因として問題になっている。これらの問題に対して、フィルタリングやシールドイングといった製品全体としての対策も施されているが、部品点数増大・コスト増大・製品上対策の難しさ等の観点より、L S I 単体としてのノイズ抑制が強く要請されている。

【0003】 このような状況下、各製品において L S I はキーデバイスとして位置付けられおり、製品の競争力確保のために、L S I の大規模化・高速化が要求されている。製品サイクルが短くなる中で、これらの要求に答えるためには L S I 設計の自動化が必須であり、現状の設計自動化技術導入の条件として同期設計を採用する必要が高まっている。基準クロックに同期して全回路が動作し、大規模かつ高速駆動の L S I の場合には、その瞬時電流は非常に大きくなってしまふことになり、不要輻射の増大を引起すことになる。

【0004】 本発明は、L S I の大規模化・高速化を維持しつつも不要輻射を低減するために不可欠である E M I 評価が可能なシミュレーション手法に関するものである。

【0005】 L S I が他へ被害を与えるノイズを大別すると、放射ノイズと伝導ノイズがある。L S I からの直接的な放射ノイズとして L S I の内部配線から放射されるノイズもあるが、内部配線はアンテナとしては大きくない。もちろん、L S I の動作周波数向上に伴い、L S I から直接的に放射されるノイズが将来的に問題となると思われるが、現時点においては L S I 内部の放射ノイズは問題になるレベルではない。

【0006】 これに対して、伝導のノイズは、L S I 内のワイヤ、リードフレームやプリント基板上配線など直接的な接続を通じてプリント基板上の他のデバイスへ影響を与えるとともに、これらの接続経路を発信源すなわちアンテナとしてノイズを放射する。この接続経路よりなるアンテナは L S I 内部の配線と比べると非常に大きく、不要輻射を考える上で支配的な要素である。

【0007】 L S I からの伝導ノイズの経路として、電源と信号があるが、近傍の電磁界を考える場合、電源の電流の変化が電源線をアンテナとして輻射されるノイズが支配的であると考えられる。また、信号においては信号の変化時に生じるリンギング・オーバーシュートが問題となる場合もあるが、L S I 内部電源レベルの変動が信号波形として伝導することが問題となる場合が多い。

電源・信号どちらの経路を伝導し放射されるノイズも、電源電流の変化と強く相関があると考えられる。

【0008】簡単なインバータ回路を用いてCMOS回路の電源電流を説明する。インバータ回路への入力電圧が変化する場合に、CMOS回路の主な電源電流である負荷容量充放電電流が流れる。そして、これに加え貫通電流が加算して流れることになる。このようなCMOS回路を設計するにあたり、自動設計ツールを用いる上での制約により同期化しているが、同期化したことによりLSI全体の回路が同時に動作するため、基準クロックに同期して電源のピーク電流が発生する。しかも、高速化、すなわち周期を短縮するためには、短時間に充放電できるようにトランジスタを大きくするが、その結果としてピーク電流が増大する。当然、LSIが大規模化することによってもLSI全体の電源電流は増大する。このようにして、電源のピーク電流が増大し、電源電流が急峻な変化をするようになってきているが、この急峻な変化が高調波成分を増大させてしまい、不要輻射の増大を招いている。

【0009】不要輻射の主要因とも言える電源電流の変化について高精度のシミュレーションを行うことが、LSIにおける不要輻射の評価として有効であると考えられる。

【0010】ところで従来は、以下に示すようにトランジスタレベルで電流解析を行う電流シミュレーション手法が用いられていた。

【0011】図15は、従来のEMI解析方法の処理フローを示したブロック図である。この方法では、トランジスタレベルの電流解析手法を用いた解析対象となるLSIのレイアウト情報から、レイアウトパラメータ抽出（以下、LPEとする）処理03を行い、スイッチレベルネットリストについて回路シミュレーション06、電流源モデリング処理08、電源配線LPE処理010、過渡解析シミュレーション012、FFT処理014の各ステップを行うように構成されている。

【0012】以下、各ステップについて図15を参照しながら説明する。

【0013】ステップ03ではEMI解析対象となる半導体集積回路のレイアウトデータ01と、トランジスタ素子や各種配線寄生素子（抵抗、容量等）、各素子のパラメータ値、及びそれら抽出結果の出力形式を定義したLPEルール02が入力され、そのLPEルール02に基づきレイアウトデータ01における各素子のパラメータを算出し、ネットリスト04が生成される。尚、本ステップでは電源（及びグランド）配線の寄生素子については、抽出対象にしない。

【0014】ステップ06では前記ステップ03より生成されたネットリスト04と解析対象回路において所望の論理的動作を再現させるためのテストパターン05が

電流や貫通電流等を算出し、各トランジスタ毎の電流波形情報07が生成される。尚、本ステップの最初の処理では電源（及びグランド）電位を変動の無い理想電位と仮定して処理を行う。

【0015】ステップ08では前記ステップ06より生成されたトランジスタ毎の電流波形情報07が入力され、それぞれを以降のステップ012で適用できる形式にモデリングし、電流源素子モデル情報09が生成される。尚、以降のステップ012の処理負荷軽減のためにも、複数のトランジスタで構成される機能回路ブロック毎に電流源素子としてモデリングする手法が一般的である。

【0016】ステップ010は前記ステップ03に対して、抽出対象がEMI解析対象となるトランジスタ素子や各種配線寄生素子から、電源及びグランド配線の寄生素子（抵抗、デカップリング容量等）に代わる点が異なるのみであるため説明を省略する。尚、本ステップにより電源（及びグランド）配線ネットリスト011が生成される。

【0017】ステップ012では前記ステップ08より生成された電流源素子モデル情報09と前記ステップ010より生成された電源（及びグランド）配線ネットリスト011とワイヤやリードフレームのインピーダンス（抵抗、容量、インダクタンス）016が入力され、SPICEに代表される過渡解析シミュレータを使用した解析により、解析対象回路の電源電圧変動を算出した電源電圧降下結果017が生成される。

【0018】この後、前記ステップ06の再処理を行う。その際に、前記ステップ06の最初の処理では電源（及びグランド）電位を変動の無い理想電位と仮定したのに対して、ここでは前記ステップ012より生成された電源電圧降下結果017が入力され、電源電圧変動を考慮に入れた各トランジスタ毎の電流波形情報07が再度生成される。同様に前記ステップ08、012の再処理が行われる。

【0019】この前記ステップ06、08、012のループ処理を複数回繰り返すことで、電源電圧変動をより高精度に再現させた電流波形結果013が生成される。

【0020】ステップ014では前記ステップ012より生成された電流波形結果013が入力され、高速フーリエ変換（以下、FFTとする）を施すことにより、周波数スペクトラム解析を行なうことが可能となり、周波数特性015を得ることが出来る。

【0021】この従来例では、LPE処理03、電源配線LPE処理010及び電流源モデリング処理08の合わせ込みによって検証精度は大きく左右するものの、一定レベルの解析精度が期待できる。しかし、このようなトランジスタレベルの電流解析にはSPICEに代表される過渡解析シミュレータを使用するため、解析対象回路規模に制限があり処理時間も長大となる。半導体集積

回路の大規模化が進んでいる近年、トランジスタレベルよりも抽象度が高く、高速解析が可能なEMI解析方法の確立が望まれている。

【0022】そこで、高速化の可能な電流解析方法として、ゲートレベルの電流解析方法が提案されている。たとえばその1つとして、アイ・エス・ピー・デー&99第16ページ乃至第21ページ(EMI-NOISE ANALYSIS UNDER A SIC DESIGN ENVIRONMENT 'ISP&99)に掲載されたアイ・エス・アイ・シー(ASIC)デザイン環境におけるEMI-ノイズ解析がある。この技術では、テストベクタを用いたゲートレベルシミュレーション結果からイベントを取得、電流波形推定を行いFFTを行って周波数解析を行うようにしている。すなわち、図16に示すようにネットリスト101と、テストベクタ102とから論理シミュレーション104を行い、これによって算出されたイベント情報105と、トグル時の波形情報103とから、電流波形算出処理部107を実行し、この電流波形算出処理部から得られた電流波形算出結果108を、FFT処理109し周波数特性110を得るようにしている。この方法では従来のトランジスタレベルのEMI解析に比べて、高速化をはかることができる。しかしながらテストベクタを用いるために、依然として実行時間がかかり、速度としては十分ではなく、さらなる高速化が求められていた。さらにまた、得られる解析結果は、使用するテストベクタのパターンに依存するという問題もある。

【0023】

【発明が解決しようとする課題】このように、トランジスタレベルの電流解析手法を用いた従来例では、一定レベルの解析精度が期待できるものの、トランジスタレベルの電流解析にはSPICEに代表される過渡解析シミュレータを使用するため、解析対象回路規模に制限があり処理時間も長大となる。半導体集積回路の大規模化が進んでいる近年、トランジスタレベルよりも抽象度が高く、高速解析が可能であるゲートレベルの電流解析手法を利用したEMI解析方法の確立が望まれる。

【0024】一方、テストベクタを用いたゲートレベルシミュレーションも提案されているが、従来例では、さらなる高速解析は困難であるという問題があった。またテストベクタを用いているため、得られる解析結果は、テストベクタのパターンに依存するという問題があった。

【0025】本発明は、上記従来の課題を解決するもので、高速解析しつつも、電源電流を高精度に解析することで、シミュレーション上においてLSIの不要輻射を現実的な時間で評価することを目的とするものである。

【0026】

【課題を解決するための手段】この目的を達成するために、本発明のEMI解析手法は、従来の動的なゲートレ

ベルシミュレーションに対して、信号確率伝播手法を使用し、各ノードへの信号の伝播確率を算出するとともに、静的タイミング解析手法を用いて各ノードの変化時刻を計算し、その結果からEMIノイズを推定するようにしたものである。すなわち本発明では、各ノードのトグル確率と遅延との関係から周波数特性を算出するようにしたことを特徴とする。

【0027】本発明の第1によれば、LSIの不要輻射量を解析する方法において、あらかじめ作成された各ノードの1変化あたりの電流推定波形の振幅を各ノードの変化確率に従い補正する工程と、1周期分の時間に、前記補正された電流波形が各ノードの信号到達時間に発生するものとし、全ノードにわたり電流波形を加算する工程と、前記加算する工程によって算出された電流波形を周波数解析する工程とを有し、これによりノイズ特性を得るようにしたことを特徴とする。

【0028】すなわち、信号確率伝播手法を用いて各ノードの変化確率を計算するとともに、静的タイミング解析手法で各ノードに信号が到達する時間を計算するものである。また、信号到達時間は平均時間、最大時間、最小時間あるいはあらかじめ決めた正規分布などの分布に従って最大時間と最小時間の間で定義している。

【0029】本発明の第2によれば、請求項1に記載の不要輻射解析方法において、前記補正する工程において、各ノードの変化確率に加え、時間的な分布に従って、あらかじめ作成された各ノードの1変化あたりの電流推定波形の振幅を補正するようにしたことを特徴とする。

【0030】すなわち、信号確率伝播手法を用いて各ノードの変化確率を計算するとともに、静的タイミング解析手法で各ノードに信号が到達する時間の分布を計算するようにしている。

【0031】本発明の第3によれば、請求項1または2のいずれかに記載の不要輻射解析方法において、各ノードが複数のパスをもち、前記パスそれぞれに対する変化確率と信号到達時間を持つ場合を考慮して電流波形を算出することを特徴とする。

【0032】本発明の第4によれば、LSIの不要輻射量を解析する方法において、あらかじめ作成された各ノードの1変化あたりの電流推定波形を各ノードの変化確率と各ノードの信号到達時間に従い、あらかじめ決められた複数の周期内にランダムに発生するものとして波形生成する工程と、前記波形生成された電流推定波形を全ノードにわたり加算し、前記加算する工程によって算出された電流波形を周波数解析する工程とを有し、これによりノイズ特性を得るようにしたことを特徴とする。すなわち、この方法では、信号確率伝播手法を用いて各ノードの変化確率を計算し、信号がランダムに変化する確率として記憶するとともに、静的タイミング解析手法で各ノードに信号が到達する時間を計算するものである。

【0033】本発明の第5によれば、LSIの不要輻射

量を解析する方法において、あらかじめ作成された各ノードの1変化あたりの電流推定波形を各ノードの変化確率と時間的分布確率に従い、あらかじめ決められた複数の周期内にランダムに発生するものとして波形生成する工程と前記波形生成された電流推定波形を全ノードにわたり加算し、前記加算する工程によって算出された電流波形を周波数解析する工程とを有し、これによりノイズ特性を得るようにしたことを特徴とする。

【0034】すなわち、信号確率伝播手法を用いて各ノードの変化確率を計算し、信号がランダムに変化する確率として記憶するとともに、静的タイミング解析手法で各ノードに信号が到達する時間の分布を計算するものである。

【0035】また本発明の第6によれば、請求項4または5のいずれかに記載の不要輻射解析方法において、各ノードが複数のパスをもち、前記パスそれぞれに対する変化確率と信号到達時間を持つ場合を考慮して電流波形を算出することを特徴とする。

【0036】

【発明の実施の形態】まず、本発明の方法について図面を参照しつつ説明する。図1に示すように、ネットリスト1と、遷移確率2とから確率伝播法を用いて各ノードの遷移確率を算出するとともに静的遅延解析方法を用いて静的遅延を算出4し、これによって算出された各ノードの確率・遅延5と、トグル時の波形情報3とから、電流波形推定処理6を実行し、これによって得られた電流波形推定結果7から、例えば高速フーリエ変換（以下、FFTとする）処理8を行い周波数特性9を得るようにしたことを特徴とする。

【0037】（実施形態1）以下に本発明の第1の実施形態について説明する。この方法は、図1にその概念図を示すように、図2に示した回路にクロック信号CLKが入力されたとき、フリップフロップセル（FF）の各ノードA、Bにおける出力波形が図3AおよびB（図3Bは図3Aの{}内にある約1.5周期分の拡大図）に示すものであるとき、遷移確率と静的遅延伝播データとから、LSIの不要輻射量を解析するものである。ここでは、あらかじめ作成されたネットリスト1と遷移確率2に従い、各ノードの遷移確率を算出するとともに、1変化あたりの電流推定波形の静的遅延を計算4し、各ノードの確率・遅延5と、あらかじめ定めるトグル時の波形情報3とを考慮して振幅を補正し、1周期分の時間に、前記補正された電流波形が各ノードの信号到達時間に発生するものとし、全ノードにわたり電流波形を加算6し、前記加算によって算出された電流波形推定結果7をFFT処理8し、これにより対象回路の不要輻射成分の周波数特性9を得、EMI解析するようにしたことを特徴とするものである。

【0038】図4は本実施形態の全体フローを説明するブロック図である。図5はこの処理を示すイメージ図で

ある。EMI解析対象となる回路の回路データを表したネットリスト401から静的遅延計算403に基づき、各ノードの遅延情報405を得る（図5（a））とともに、ネットリスト401と入力遷移確率402から確率伝播404に基づき、各ノードの遷移確率情報406を得た（図5（b））のち、各ノードの素子電流波形情報407（図5（c））と、これらの得られた遅延情報から、各ノードの遅延時刻に、確率情報を素子電流波形情報に掛け合わせた電流量を面積とする三角波を考慮して、平均電流波形算出手段408において平均電流波形409を算出し、これを平均電流波形情報（図5（d））として得た後、動作周波数情報412から決定される時間領域で、FFT処理410を行うことによって、周波数特性情報411を得るようにしている。

【0039】この平均電流波形算出手段の処理フローを図6に示す。ここでは、素子電流波形情報をテーブルから読み込み（ステップ1250）、電流波形算出ループ処理を行う（ステップ1251）。まず、出力スリューから処理対象インスタンスの三角波底辺を抽出する（ステップ1252）。そして、三角波の面積は $W \times h / 2$ に1周期あたりの遷移確率を掛けたものであるとし、その値はIである。そこで $2 \times I / W \times 1$ 周期あたりの遷移確率により三角波の高さhを算出する（ステップ1253）。Iは処理対象イベントのセルに関する電流量である。この処理が三角波整形処理部に相当する。次に変数xが0から $W / 2$ まで $I(t+x)$ と $I(t-x)$ に前述の式5を加算し、xに Δt 加える（1254）（1255）。 $I(t+x)$ は時刻 $t+x$ における全てのセルの電流値であり、 $I(t-x)$ は時刻 $t-x$ における全てのセルの電流値である。

【0040】このようにして、対象回路の周波数特性を得ることができ、設計者はEMI解析を行うことができる。

【0041】この方法では、静的遅延情報と確率伝播情報とから電流波形を平均化処理によりモデル化し、これにFFT処理を行うことで不要輻射解析を行っており、ゲートレベルでの動的解析に比べ、短時間で処理を行うことができる。

【0042】尚、パス別を考慮する場合は、静的遅延情報をパス別に持たせることで実現できる。

【0043】また、本実施例では、解析対象回路の全ノードにわたり電流情報を加算したが、電流の大きさや確率頻度に従い、加算対象ノードを調整することで更に短時間で処理を行うことも可能となる。

【0044】（実施形態2）次に本発明の第2の実施形態について説明する。この方法では、図7に全体フローを示すように、前記第1の実施形態における平均電流波形算出手段408に代えてランダム電流波形推定手段708を使用し、平均電流波形情報を得る代わりに、ランダム電流波形情報を得ることを特徴とするものである。

他の構成については前記第 1 の実施形態とまったく同様に形成されている。

【0045】図 7 は本実施形態の全体フローを説明するブロック図である。図 8 はこの処理を示すイメージ図である。EMI 解析対象となる回路の回路データを表したネットリスト 701 から、静的遅延計算 703 に基づき、各ノードの遅延情報 705 を得る (図 8 (a)) とともに、ネットリスト 701 と入力遷移確率 702 から、確率伝播 704 に基づき、各ノードの遷移確率情報 706 を得た (図 8 (b)) のち、各ノードの素子電流波形情報 707 (図 8 (c)) と動作周波数情報 712 から、あらかじめ決められた複数の周期内に、ランダム波形推定手段 708 においてランダム電流波形情報 709 (図 8 (d)) として得た後、FFT 処理 710 を行うことによって、周波数特性情報 711 を得るようにしている。

【0046】このランダム電流波形算出手段の処理フローを図 9 に示す。ここでは、素子電流波形情報をテーブルから読み込み (ステップ 1280)、電流波形算出ループ処理を行う (ステップ 1281)。まず、 $y=1$ から周期数となるまで処理を繰り返すループを実行する (ステップ 1282)。以下の処理は電流波形算出処理が終了するまで繰り返す。まず乱数が確率より小さいか否かを判断し (ステップ 1283)、小さい場合は出力スリューから処理対象インスタンスの三角波底辺を抽出する (ステップ 1284)。そして 三角波の面積は $W \times h / 2$ であり、その値は I である。そこで $2 \times I / W$ により三角波の高さ h を算出する (1285)。 I は処理対象イベントのセルに関する電流量である。この処理が三角波整形処理部に相当する。次に変数 x が 0 から $W / 2$ まで $I(t+x)$ と $I(t-x)$ に前述の式 5 を加算し、 x に Δt 加える (1286) (1287)。 $I(t+x)$ は時刻 $t+x$ における全てのセルの電流値であり、 $I(t-x)$ は時刻 $t-x$ における全てのセルの電流値となる。

【0047】このようにして、対象回路の周波数特性を得ることができ、設計者は EMI 解析を行うことができる。

【0048】この方法によれば、静的遅延情報と確率伝播情報とから電流波形をランダム電流波形処理によりモデル化し、これに FFT 処理を行うようにしているため、高精度の解析が可能であり、またゲートレベルでの動的解析に比べ、短時間で処理を行うことができる。

【0049】尚、パス別を考慮する場合は、静的遅延情報をパス別に持たせることで実現できる。

【0050】また、本実施例では、解析対象回路の全ノードにわたり電流情報を加算したが、電流の大きさや確率頻度に従い、加算対象ノードを調整することで更に短時間で処理を行うことも可能となる。

【0051】(実施形態 3) 次に本発明の第 3 の実施形

態について説明する。前記第 1 および第 2 の実施形態では遅延情報と確率情報とを別に用意し、素子電流波形情報として得られた波形情報に確率情報を掛けたものを、各ノードの遅延時刻に、足し込むようにしたが、この例では、遅延情報と確率情報とから遅延確率伝播情報を得、この情報に基づいて算出された遅延・遷移確率に、素子波形情報を足し込むようにしたことを特徴とするものである。このようにして、より、現実に近い電流波形情報を算出し、その電流波形算出結果を FFT することにより、対象回路の EMI 成分の周波数特性を得、EMI 解析するものである。特にこの例では、図 10 に拡大図を示すように複合セルにおいて複数のパスがある場合を考える。図 11 は図 10 の複合セルにおける各パスの信号伝播における遅延遷移情報を示す図であり、このようにして遅延遷移確率情報として図 11 に一例を示すように、複数のパスに対するノード情報を含む情報を得、これに基づいて平均電流波形情報を得るようにしたものである。

【0052】図 12 は本実施形態の全体フローを説明するブロック図である。図 13 はこの処理を示すイメージ図である。図 14 はこの処理で用いられる平均電流波形算出手段処理フローである。EMI 解析対象となる回路の回路データを表したネットリスト 901 と、入力遷移確率 902 から、遅延・確率伝播 904 に基づいて算出された各ノードの遅延・遷移確率 906 (図 13 (a)) に、素子電流波形情報 907 (図 13 (b)) を掛け合わせるように、電流量を面積とする三角波を考慮して、平均電流波形推定手段 908 で平均電流波形情報 909 (図 13 (c)) を得、この平均電流波形情報を、動作周波数情報 912 から決める時間領域で、FFT 処理 910 を行うことによって、周波数特性情報 911 を得るようにしている。

(a) に、素子電流波形情報 907 (図 13 (b)) を掛け合わせるように、電流量を面積とする三角波を考慮して、平均電流波形推定手段 908 で平均電流波形情報 909 (図 13 (c)) を得、この平均電流波形情報を、動作周波数情報 912 から決める時間領域で、FFT 処理 910 を行うことによって、周波数特性情報 911 を得るようにしている。

【0053】この平均電流波形算出手段の処理フローを図 14 に示す。ここでは、素子電流波形情報をテーブルから読み込み (ステップ 1310)、電流波形算出ループ処理を行う (ステップ 1311)。以下の処理は電流波形算出処理が終了するまで繰り返す。遅延情報及び遷移確率情報に基づいて算出された遅延・遷移確率 906 に、この素子電流波形情報 907 (図 13 (b)) を掛け合わせ (ステップ 1312)、電流量を面積とする三角波を考慮して、平均電流波形推定手段 908 で平均電流として足し込みを行い (ステップ 1313)、平均電流波形情報 909 を得、FFT 処理 910 を行うことによって、周波数特性情報 911 を得ることができる。

【0054】このようにして、対象回路の EMI の周波数特性を得ることができ、設計者はその EMI の対処方法を検討することができる。

【0055】この方法によれば、静的遅延情報と確率伝播情報とから遅延確率伝播情報を得、この値に基づいて平均電流波形情報を得、これに FFT 処理を行うように

しているため、高精度の解析が可能であり、またゲートレベルでの動的解析に比べ、短時間で処理を行うことができる。

【0056】尚、図13(a)遅延・遷移確率情報としては、パスを考慮した分布の他に、温度／プロセス／電圧分布等が考えられる。

【0057】加えて、前記各実施の形態では、周波数解析に際しては、FFT処理を用いたが、FFT処理に限定されることなく、通常のフーリエ変換など他の処理方法を用いてもよいことはいふまでもない。

【0058】

【発明の効果】本発明は、不要輻射の主要因とも言える電源電流の変化を静的処理により高精度に解析することで、シミュレーションにおけるLSIの不要輻射評価を実現することができる。しかも、ゲートレベルシミュレーションなどの動的解析に比べ、処理時間長大化を抑制することが可能となる。

【図面の簡単な説明】

【図1】本発明の概念説明図である。

【図2】本発明の実施形態1で用いられるセルの一部を示す図である。

【図3】図2に示したセルの各ノードにおける信号波形を示す図である。

【図4】本発明の実施形態1における周波数特性算出処理ブロック図である。

【図5】本発明の実施形態1における処理イメージを示す説明図である。

【図6】本発明の実施形態1における電流波形算出処理フローを示す図である。

【図7】本発明の実施形態2における周波数特性算出処理ブロック図である。

【図8】本発明の実施形態2における処理イメージを示す説明図である。

【図9】本発明の実施形態2における電流波形算出処理

フロー図である。

【図10】本発明の実施形態3で用いられるセルの一部を示す図である。

【図11】同セルの各パスにおける信号波形を示す図である。

【図12】本発明の実施形態3における周波数特性算出処理ブロック図である。

【図13】本発明の実施形態3における処理イメージを示す説明図である。

10 【図14】本発明の実施形態3における電流波形算出処理フロー図である。

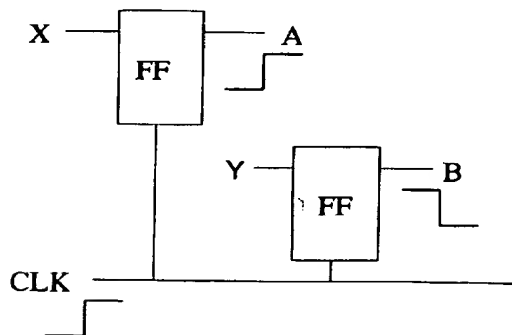
【図15】従来の不要輻射解析方法の説明図である。

【図16】ゲートレベルでの動的不要輻射解析方法を説明するフロー図である。

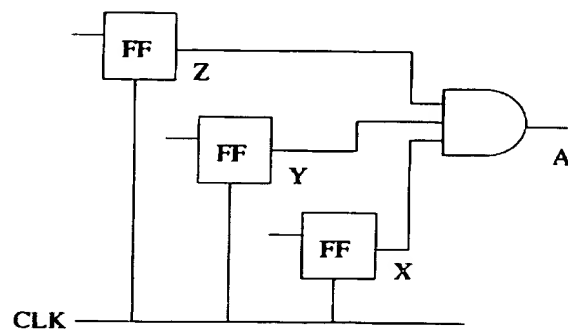
【符号の説明】

1	ネットリスト
2	遷移確率
3	トグル時の波形情報
4	確率伝播及び静的遅延計算
5	各ノードの確率・遅延情報
6	電流波形推定処理部
7	電流波形推定結果
8	FFT処理部
9	周波数特性情報
101	ネットリスト
102	テストベクタ
103	トグル時の波形情報
104	論理シミュレータ
105	イベント情報
106	シミュレーション結果
107	電流波形算出処理部
108	電流波形算出結果
109	FFT処理部
110	周波数特性情報

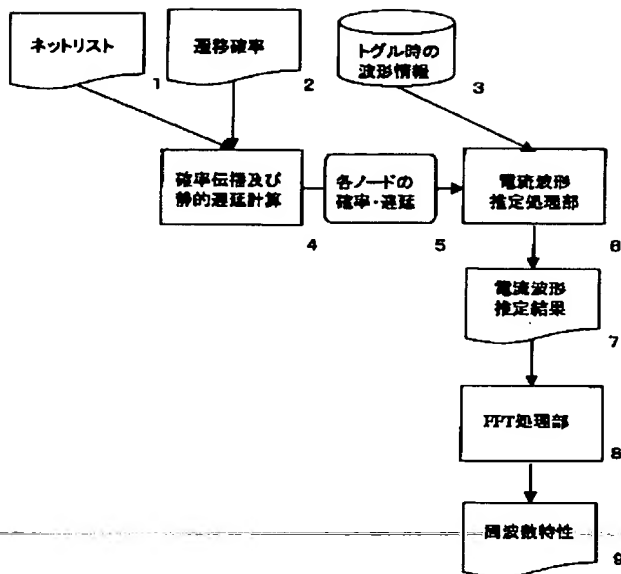
【図2】



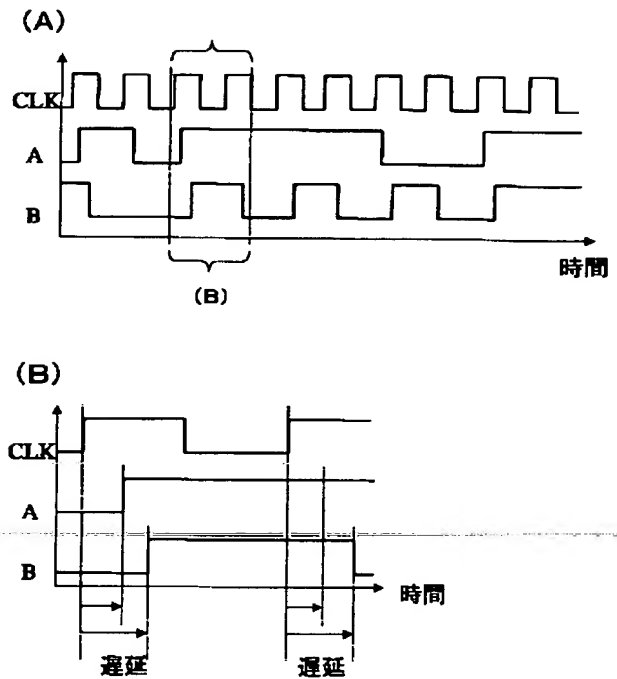
【図10】



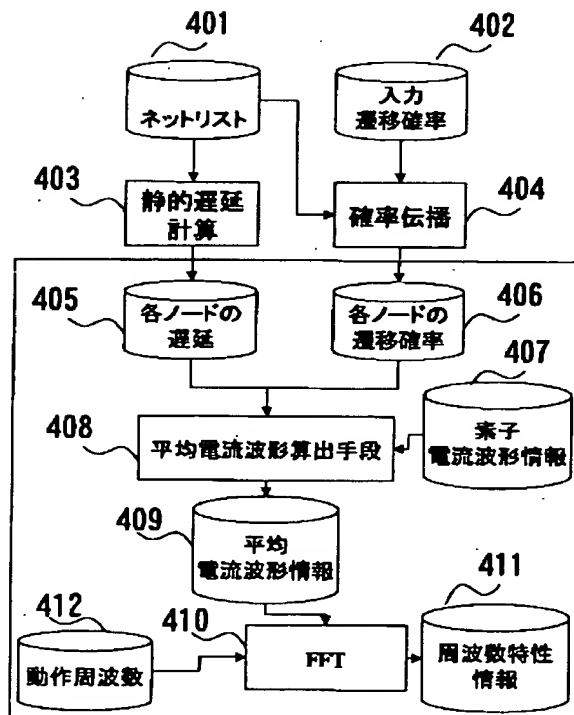
【図 1】



【図 3】

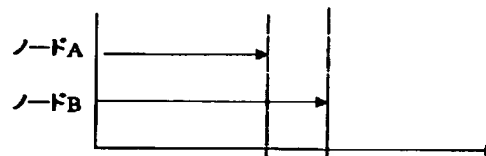


【図 4】

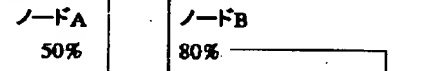


【図 5】

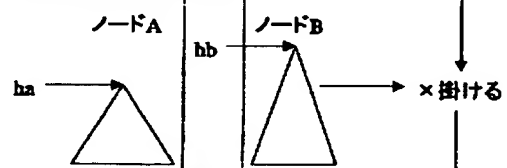
(a) 遅延情報



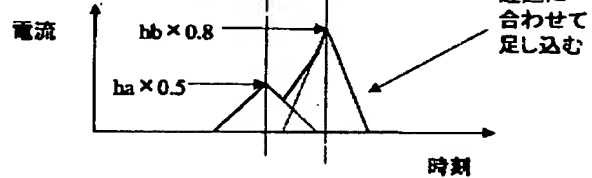
(b) 確率情報



(c) 素子電流波形情報

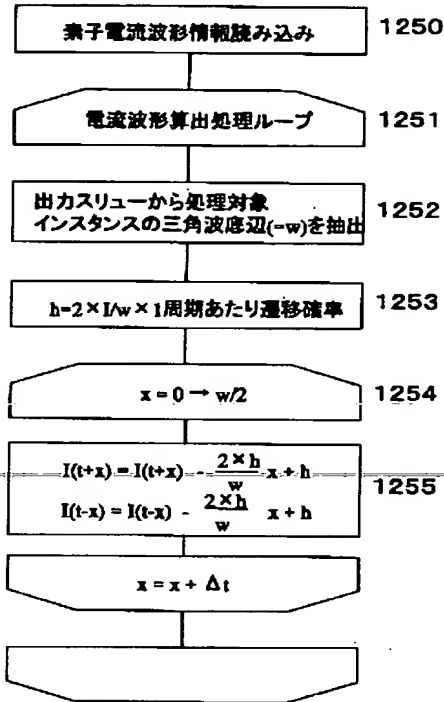


(d) 平均電流波形情報



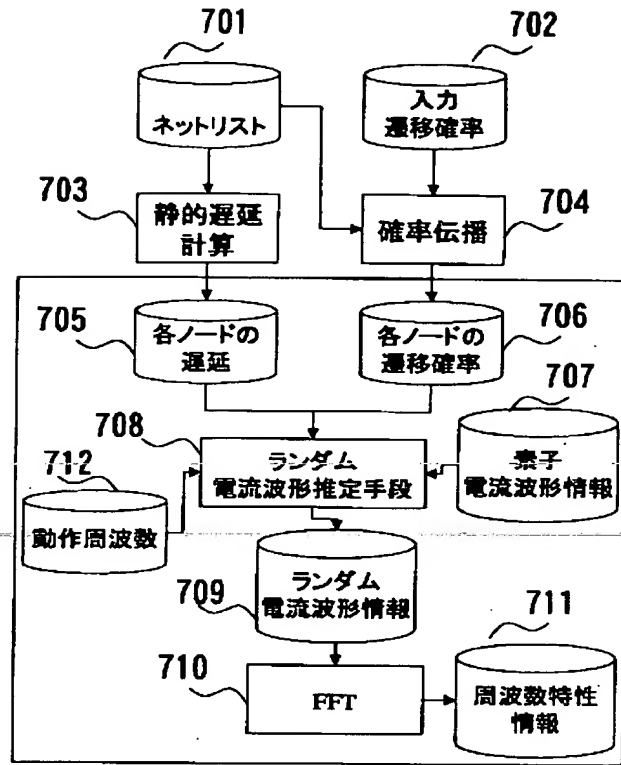
【図6】

平均電流波形算出手段処理フロー図



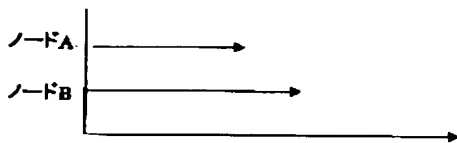
【図8】

【図7】



【図11】

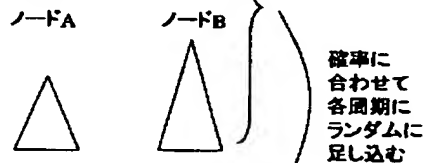
(a)遅延情報



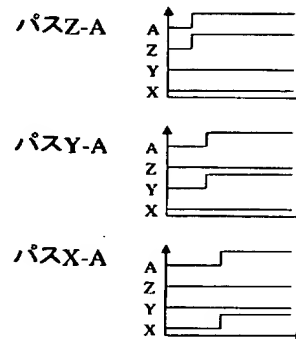
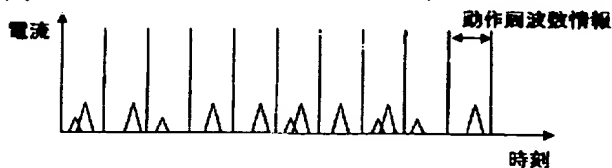
(b)確率情報



(c)素子電流波形情報



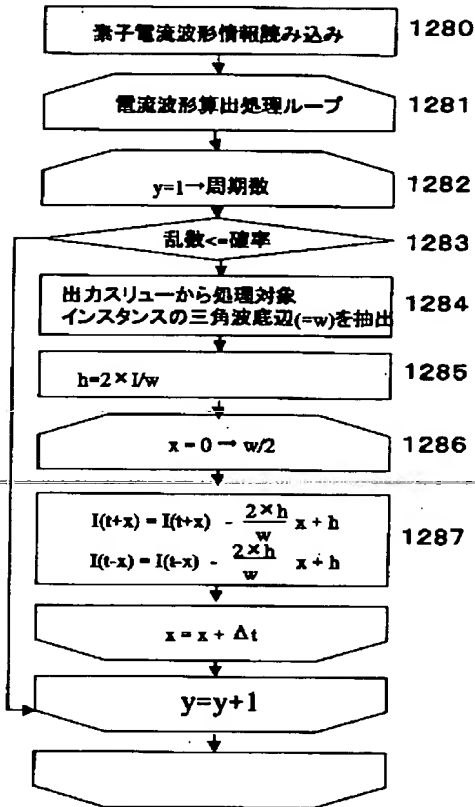
(d)ランダム電流波形情報



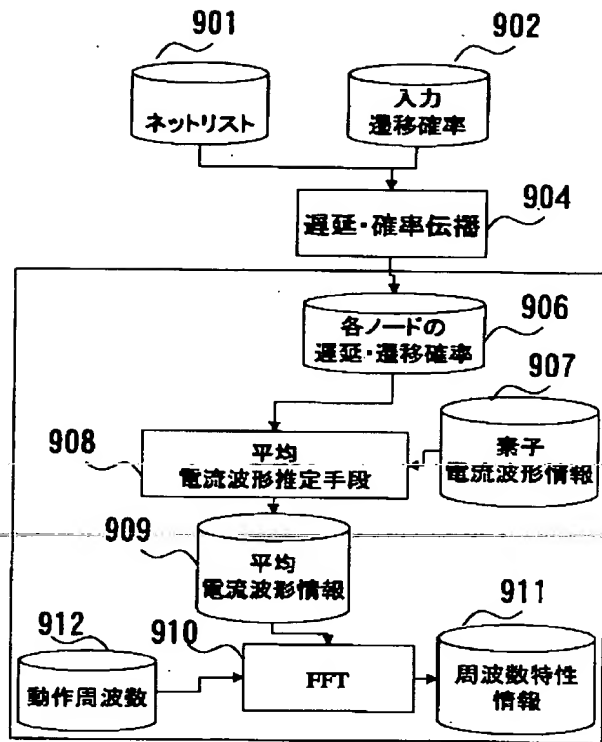
複数バス毎の遅延・遷移確率情報を盛り込む。

【図9】

ランダム電流波形算出手段処理フロー図



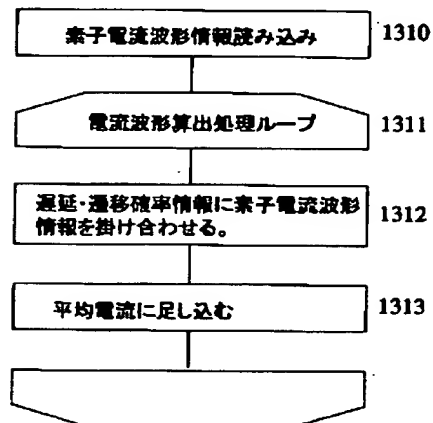
【図12】



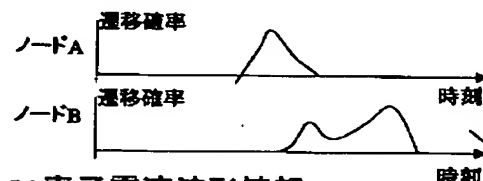
【図13】

【図14】

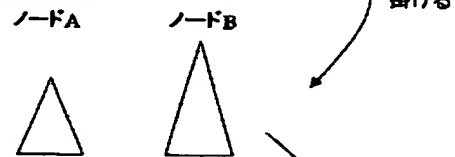
平均電流波形算出手段処理フロー図



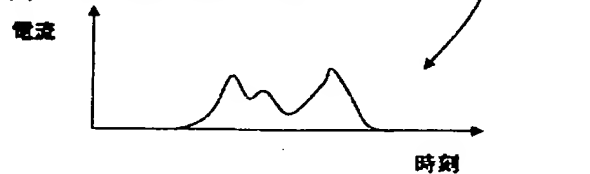
(a)遅延・遷移確率情報



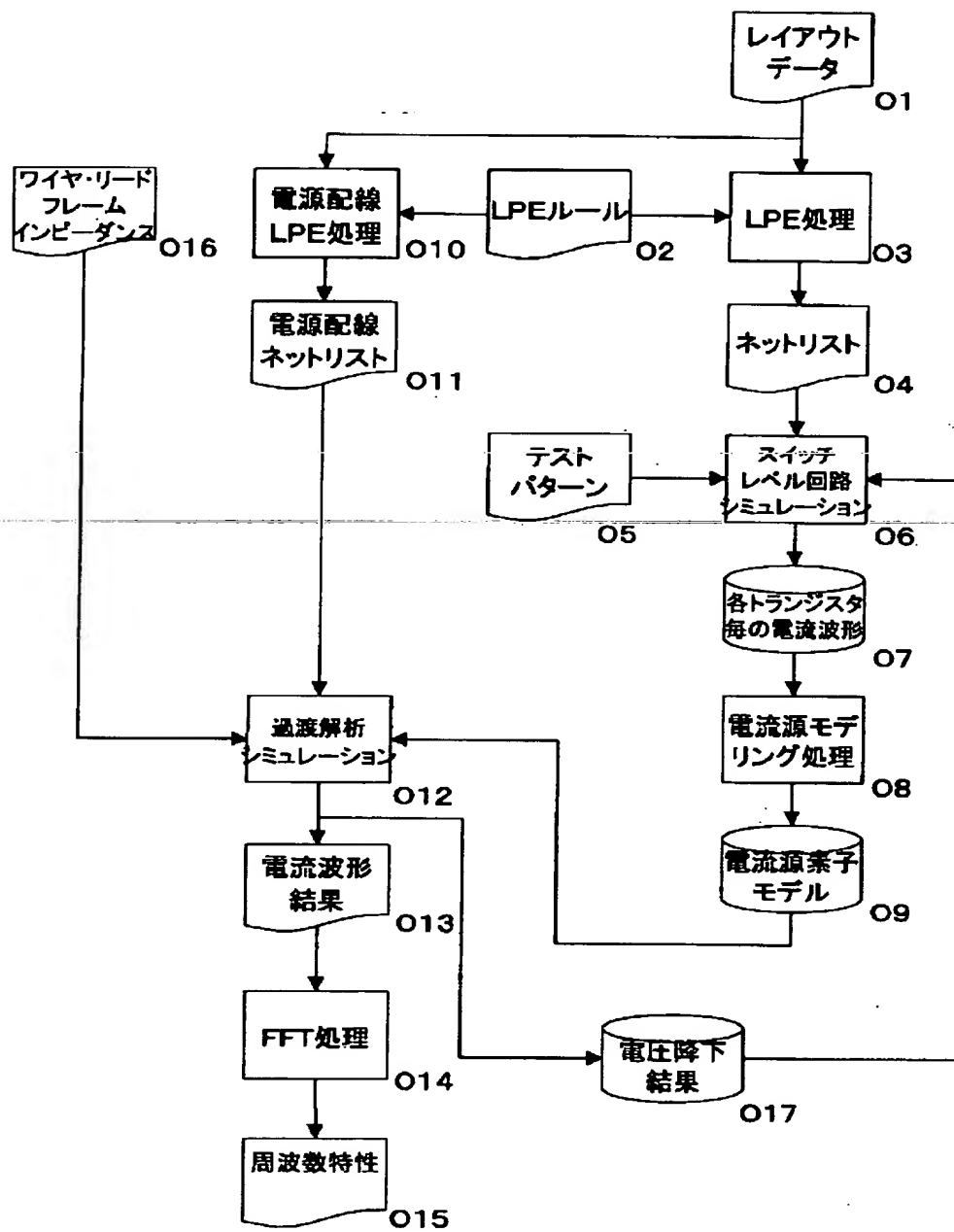
(b)素子電流波形情報



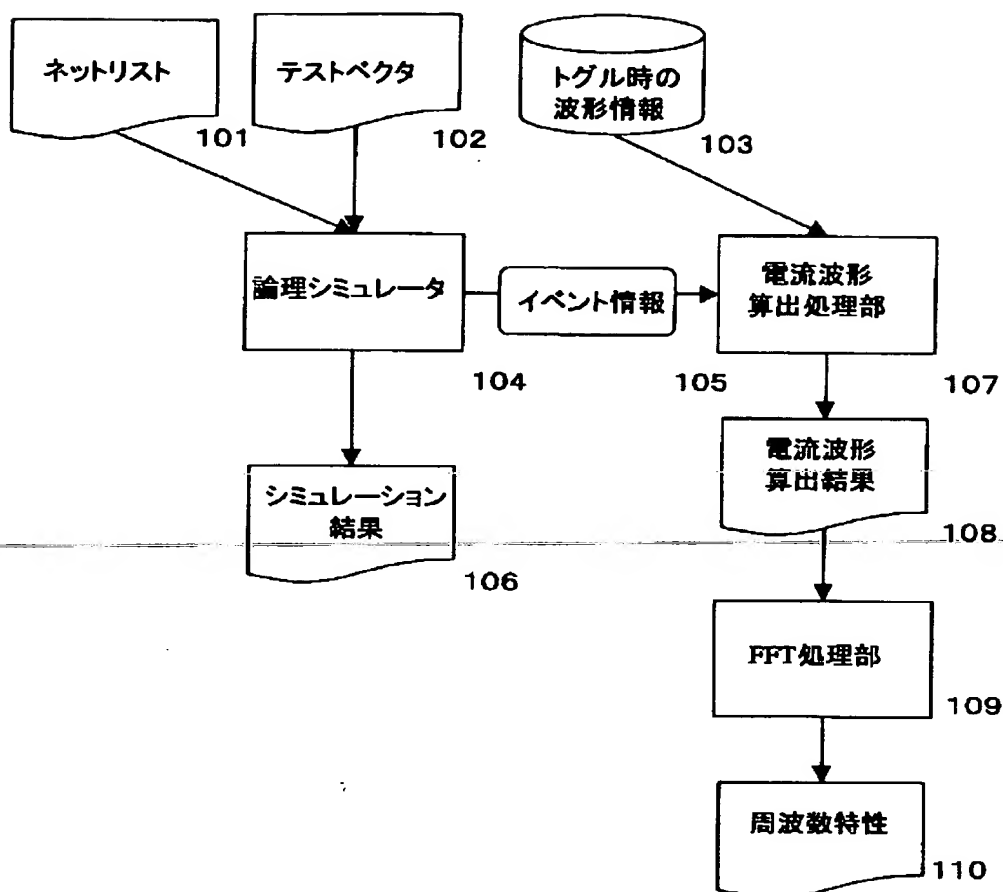
(c)平均電流波形情報



【図15】



【図16】



フロントページの続き

(72)発明者 小島 清次郎
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 平野 将三
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5B046 AA08 BA04 JA05 JA07
9A001 BB05 GG05 GG10 HH32 LL08